

01683190 **Image available**

MANUFACTURE OF SEMICONDUCTOR LASER DEVICE

Pub. No.: 60-161690 [JP 60161690 A]

Published: August 23, 1985 (19850823)

Inventor: KUWAMURA YUJI

Applicant: NEC CORP [000423] (A Japanese Company or Corporation), JP (Japan)

Application No.: 59-017345 [JP 8417345]

Filed: February 02, 1984 (19840202)

INTL CLASS: International Class: 4] H01S-003/18

JAPIO Class: 42.2 (ELECTRONICS -- Solid State Components); 42.5 (ELECTRONICS -- Equipment); 44.2

(COMMUNICATION -- Transmission Systems)

JAPIO Keyword: R002 (LASERS); R095 (ELECTRONIC MATERIALS -- Semiconductor Mixed Crystals); R102

(APPLIED ELECTRONICS -- Video Disk Recorders, VDR)

Journal: Section: E, Section No. 370, Vol. 09, No. 332, Pg. 11, December 26, 1985 (19851226)

ABSTRACT

PURPOSE: To provide a semiconductor laser device which has a small threshold current, high reliability and large mass productivity and can be easily manufactured, by including a mask forming process for both impurity diffusion and mesa etching on a one conductive-type semiconductor substrate.

CONSTITUTION: After a mask such as an SiO(sub 2) film 10 with a predetermined width for both diffusion and etching is formed on an N type GaAs substrate, a current blocking area 11 is formed with 2n diffusing. Next, after it is etched to form a mesa 12 with a predetermined height on the N type GaAs substrate using the SiO(sub 2) film 10 as a mask, the SiO(sub 2) film 10 is removed using fluoric acid. Thereafter, an N type Ga(sub 0.7)Al(sub 0.3)As clad layer 3, an undoped GaAs active layer 4, a P type Ga(sub 0.7)Al(sub 0.7)As layer 5 and P type GaAs cap layer 6 are epitaxial-grown in sequence on the GaAs substrate 11 with the mesa 12 formed, using an MO-CVD method. Since each layer has the form which takes over that of the mesa 12 on the substrate, a transverse mode control of light is possible. Lastly, a P-electrode 8 and an N-electrode 9 are formed to complete a semiconductor laser device.

⑫ 公開特許公報(A)

昭60-161690

⑬ Int. Cl.⁴

識別記号

庁内整理番号

⑭ 公開 昭和60年(1985)8月23日

H 01 S 3/18

7377-5F

審査請求 未請求 発明の数 1 (全3頁)

⑮ 発明の名称 半導体レーザの製造方法

⑯ 特 願 昭59-17345

⑰ 出 願 昭59(1984)2月2日

⑱ 発 明 者 桑 村 有 司 東京都港区芝5丁目33番1号 日本電気株式会社内

⑲ 出 願 人 日本電気株式会社 東京都港区芝5丁目33番1号

⑳ 代 理 人 弁理士 内 原 晋

明 細 書

1. 発明の名称

半導体レーザの製造方法

2. 特許請求の範囲

一導電型半導体基板上に不純物拡散及びメサエッチング両用のマスクを形成する工程と、前記半導体基板と逆導電型の不純物を導入して前記半導体基板内でかつ前記マスクに覆われていない領域に逆導電型の電流ブロック領域を形成する工程と、前記マスクに覆われていない前記半導体基板表面をエッチングして所望の高さのメサを形成する工程と、前記メサが形成された半導体基板上に少くとも一導電型クラッド層、活性層、逆導電型クラッド層を気相成長法により積層形成する工程とを含むことを特徴とする半導体レーザの製造方法。

3. 発明の詳細な説明

(技術分野)

本発明は気相結晶成長を用いた半導体レーザの製造方法に関する。

(従来技術)

近年、半導体レーザは、光通信のみならずデジタル・オーディオディスク、ビデオディスク等光ビーム応用機器への応用が急速に展開しており、光源としての半導体レーザの重要性は増してきている。このような民生用半導体レーザでは、要求される特性のみならず、安価で量産性がよいことが要求されており、このような条件を満足する半導体レーザの製造技術を確立することは、近急の課題となってきている。そこで近年、量産性に富み、精密膜厚制御性を兼ね備えた有機金属を用いた気相成長法(MO-CVD法)による半導体レーザの製作が盛んに行なわれ、今や半導体レーザ作製のための極めて重要な技術の一つとなってきている。気相成長を用いたAlGaAs系半導体レーザとしては、ディ・アー・シトレス、ディ・ディ・バーンハム、ダブリュー・ストライファ D. R. Scitres, R. D. Burnham and W. Streifer) ; アブライド・フイ

ジクス・レターズ (Applied Physics Letters), 第38巻, 11号, 1 June, 1981の頁915～917の論文に掲載されている構造のものがよく知られている。この半導体レーザについて図面を用いて説明しよう。

第1図(a)～(d)は従来の半導体レーザの製造方法を説明するための工程順に示した断面図である。

まず、第1図(a)に示すように、n型GaAs基板1の上にフォトリソ膜20を所望の寸法に選択形成する。

次に、第1図(b)に示すように、フォトリソ膜20をマスクにしてGaAs基板1を化学的エッチングして所望の高さのメサ2を形成する。

次に、第1図(c)に示すように、メサ2を形成したGaAs基板1上にMO-CVD法を用いた結晶成長法によりn型 $\text{Ga}_{0.7}\text{Al}_{0.3}\text{As}$ 層3、活性層となるアンドープGaAs層4、p型 $\text{Ga}_{0.7}\text{Al}_{0.3}\text{As}$ 層5、p型GaAs層6を順次成長する。

次に、第1図(d)に示すように、電流狭窄を行うための電流ブロック領域7をプロトン注入により

形成し、最後にp電極8及びn電極9を形成することにより従来型の半導体レーザが構成される。この半導体レーザにおいては、気相結晶成長法に特有なエピタキシャル層が基板の形状を忠実に受継ぐことを利用し、活性層に段差をつけ、横方向の光の閉込めを行ない、安定な基本横モード発振を実現している。

しかしながら、電流狭窄機構が選択プロトン注入により形成されるため、電流注入時におけるキャリアの横拡散効果による漏れ電流が大きくなり、効率の良い活性層への電流注入が困難になると同時にエピタキシャル結晶成長後におけるプロトン注入で結晶成長層に損傷を与え、素子の信頼性を低下させる原因となっている。更に、この半導体レーザの製造工程においては、プロトン注入用のマスク形成における位置合わせ工程が必要となり、電流注入領域と発光領域を正確に一致させることが難しく、製造歩留りを低下させ原因となっていたなどの欠点があった。

(発明の目的)

本発明の目的は、上記欠点を除去し、閾電流が低く、信頼性が高く、量産性に富み、製造容易な半導体レーザの製造方法を提供することにある。

(発明の構成)

本発明の半導体レーザの製造方法は、一導電型半導体基板上に不純物拡散及びメサエッチング両用のマスクを形成する工程と、前記半導体基板と逆導電型の不純物を導入して前記半導体基板内であつ前記マスクに覆われていない領域に逆導電型の電流ブロック領域を形成する工程と、前記マスクに覆われていない前記半導体基板表面をエッチングして所望の高さのメサを形成する工程と、前記メサが形成された半導体基板上に少くとも一導電型クラッド層、活性層、逆導電型クラッド層を気相成長法により積層形成する工程とを含んで構成される。

(実施例)

次に、本発明の実施例について図面を用いて説明する。

第2図(a)～(d)は本発明の一実施例を説明するた

めの工程順に示した断面図である。

まず、第2図(a)に示すように、n型GaAs基板上に所望の幅をもった拡散、エッチング両用マスクを例えば SiO_2 膜10で形成した後、2n拡散を行って電流ブロック領域11を形成する。

次に、第2図(b)に示すように、 SiO_2 膜10をマスクとしてエッチングし、所望の高さのメサ12をn型GaAs基板上に形成し、その後フッ酸により SiO_2 膜10を除去する。

次に、第2図(c)に示すように、メサ12を形成したGaAs基板11の上にMO-CVD法を用いてn型 $\text{Ga}_{0.7}\text{Al}_{0.3}\text{As}$ クラッド層3、アンドープのGaAs活性層4、p型 $\text{Ga}_{0.7}\text{Al}_{0.3}\text{As}$ 層5、p型GaAsキャップ層6の順にエピタキシャル成長する。この時、各層は基板のメサ12の形状を受継いだ形状を有することにより光の横モード制御が可能となる。

次に、第2図(d)に示すように、p電極8、n電極9を形成して本発明による半導体レーザが完成する。

上記のようにして製造した本発明による半導体レーザにおいては、 n 型GaAs基板1内に電流ブロック領域11を有するため、キャリアの横拡散が少なく、発光領域への有効な電流注入が可能になり発振閾電流値が低くなる。また、電流狭窄構造が半導体基板内に形成されているため、エピタキシャル層へプロトン注入を行なう従来型のものに比べ、エピタキシャル層が受ける損傷の影響が減少し、素子の信頼性が高くなる。さらに、位置合わせのような複雑な製造工程を必要としない1回きりのマスク形成によって電流ブロック領域とメサ形状が形成できるため、製造工程が極めて簡単となる上、発光領域と電流注入領域を正確に一致させることができる等の利点を有する。また、上記実施例ではエピタキシャル結晶成長はすべてMO-CVD法を用いているため、従来よく使用されてきた結晶成長法である液相エピタキシャル成長法に比べ、層厚均一性、制御性に優れていることに付け加え、大面積のウェーハへのエピタキシャル成長が可能であるため、素子の量産性及び

歩留が極めて高くなるという効果も得られる。

上記実施例では、MO-CVD法を用いた $AlGaAs$ 系半導体レーザの製造方法について説明したが、本発明は、他の気相成長方法を用いた $InGaAsP$ 等の他の材料の半導体レーザの製造にも適用できることはもちろんである。

(発明の効果)

以上詳細に説明したように、本発明によれば、閾電流が低く、信頼性が高い半導体レーザを量産性に富む方法で製造することができる。

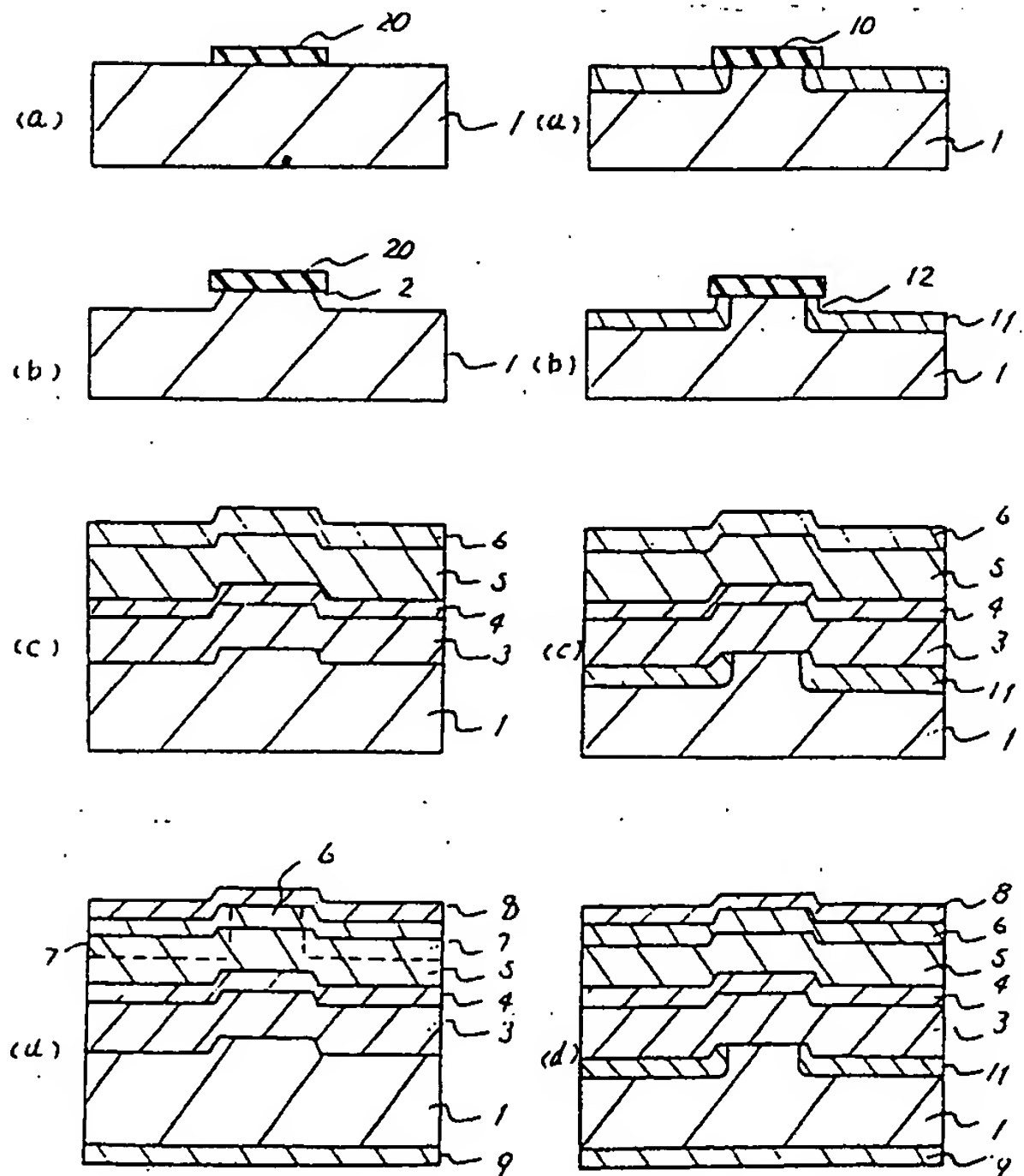
4. 図面の簡単な説明

第1図(a)~(d)は従来の半導体レーザの製造方法を説明するための工程順に示した断面図、第2図(a)~(d)は本発明の一実施例を説明するための工程順に示した断面図である。

1…… n 型GaAs基板、2……メサ、3…… n 型 $Al_{0.3}Ga_{0.7}As$ クラッド層、4……GaAs活性層、5…… p 型 $Al_{0.3}Ga_{0.7}As$ クラッド層、6…… p 型GaAsキャップ層、7……プロトン注入領域、8

…… p 電極、9…… n 電極、10…… SiO_2 膜、11……Zn拡散領域、12……メサ。

代理人 弁理士 内 原 晋



第 1 図

第 2 図